

I bus (1)

- I vari sottosistemi (processore, memoria, dischi, periferiche) devono essere messi in connessione
- **Bus** (soluzione flessibile e a basso costo) canale di comunicazione condiviso al quale possono essere collegati più dispositivi (vedi Figura 8.9)
- 3 tipi di bus
 - **bus processore-memoria** corti, alta velocità, ottimizzati rispetto alla specifica coppia processore-memoria
 - **bus di I/O** maggiore lunghezza, accettano dispositivi con caratteristiche e tempi di funzionamento diversi, assoggettato ad uno standard (es. SCSI)
 - **bus di backplane** compromesso tra le esigenze di comunicazione tra memoria e processore e quelle di comunicazione tra memoria e dispositivi di I/O, spesso assoggettato ad uno standard (es., PCI)

I bus (2)

- **Transazione sul bus**
 - operazione di trasferimento dati su bus tra due dispositivi
 - comporta lo scambio di dati, indirizzi, e segnali di controllo (per specificare il tipo di operazione richiesta)
(vedi Figure 8.7 e 8.8)
- **Protocolli di comunicazione sul bus**
 - **bus sincro**
 - tra le linee di controllo c'è un segnale di clock (**clock del bus**) per la temporizzazione di tutte le attività che avvengono durante la transazione
 - adatto per bus corti e che connettono dispositivi con poca varietà nella durata delle transazioni
 - **bus asincrono**
 - non c'è il clock del bus, ci sono delle linee di controllo mediante le quali i dispositivi coinvolti nella transazione si scambiano informazioni su inizio e termine delle attività
 - adatto per bus di I/O

I bus (3)

Come ottenere l'accesso al bus

- In un traszizione sono coinvolti due dispositivi
 - **master:** attiva la transazione
 - **slave:** risponde alla richiesta del master
- Il processore è sempre master
- La memoria è sempre slave
- I dispositivi di I/O possono essere sia master che slave (se fossero solo slave il processore sarebbe coinvolto in ogni transazione, con degrado delle prestazioni)
- Ci sono diversi master, è possibile che contemporaneamente più dispositivi richiedano l'uso del bus
- Deve esistere un meccanismo di **arbitraggio del bus**

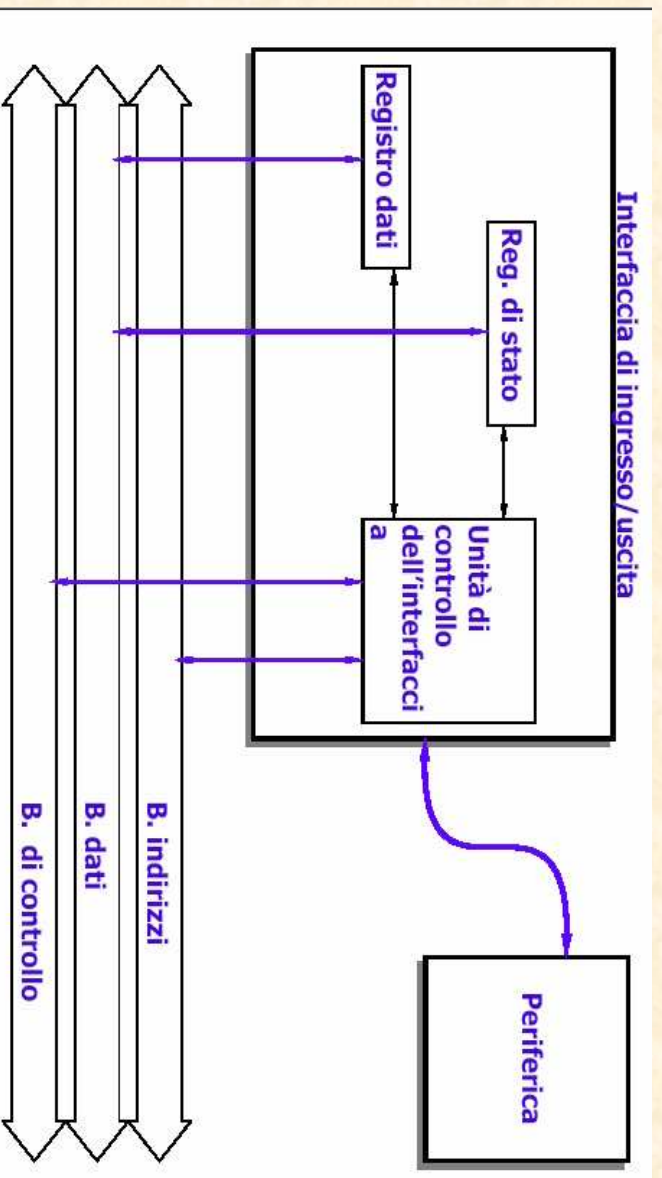
CPU e connessioni con le periferiche

- Gli elementi hw usati per la comunicazione con la memoria (registri e bus) possono essere utilizzati per le connessioni con le periferiche:
 - sulle periferiche di **ingresso** (tastiera, mouse, etc) si effettuano operazioni di **lettura**
 - sulle periferiche di **uscita** (monitor, etc) si effettuano operazioni di **scrittura**
 - le periferiche vengono identificate da speciali "indirizzi", analogamente a quanto avviene con la memoria

La comunicazione con le periferiche (1)

- Ogni periferica viene controllata da un'interfaccia che ha il compito di tradurre i segnali interni al calcolatore in un formato comprensibile alla periferica (le periferiche sono diverse tra loro!)
- Le interfacce sono realizzate tramite "schede" che vengono inserite nel calcolatore e collegate al bus mediante opportuni connettori
- Il collegamento con le periferiche avviene attraverso porte di ingresso/uscita predisposte sulla scheda e accessibili dall'esterno

La comunicazione con le periferiche (2)



La comunicazione con le periferiche (3)

Ogni interfaccia è dotata di due registri:

- **registro dati**, attraverso il quale transitano i dati scambiati
- **registro di stato** (o **registro di controllo**), che fornisce informazioni sullo stato della periferia (ad es., se è pronta a fornire o a ricevere il dato)

Le informazioni di controllo sono necessarie alla sincronizzazione delle attività delle CPU (più veloci) e della periferica (più lente)

La comunicazione con le periferiche (4)

La sincronizzazione tra CPU e periferiche può avvenire secondo tre modalità (cenni):

- **a controllo di programma**: la CPU continua ad interrogare periodicamente (*meccanismo di polling*) il registro di stato per vedere se la periferica è pronta
- **a interruzione**: la periferica è in grado di notificare alla CPU il suo stato di pronto attraverso l'invio di un segnale chiamato *interrupt*
- **con accesso diretto alla memoria (DMA)**: uno speciale dispositivo hw (controllore di DMA) comunica direttamente con la periferica dopo che la CPU lo chiama in causa

La trasmissione dei dati (1)

- La trasmissione dei dati tra interfaccia e periferica può avvenire secondo modalità diverse:
 - **seriale**: viene trasmesso un singolo bit per volta di un byte
 - **parallela**: gli 8 bit del byte vengono inviati in parallelo
- Per consentire il collegamento con periferiche di case costruttrici diverse sono stati predisposti degli **standard per la comunicazione**:
 - RS-232C per la comunicazione seriale
 - Centronics per la comunicazione parallela

La trasmissione dei dati (2)

- Recentemente sono stati sviluppati nuovi standard con prestazioni superiori anche a quelli delle porte parallele:
 - **USB** (stampanti, modem, scanner, fotocamere, etc)
 - **Firewire** (videocamere, fotocamere, etc)
- I processori più recenti consentono anche collegamenti **wireless** (senza fili)

THE END