

Esercizi e domande sulla CPU (senza pipeline)

- 11 Presentare e discutere lo schema di realizzazione della porta di scrittura del banco dei registri .
- 11 Presentare e discutere lo schema di realizzazione delle porte di lettura del banco dei registri .
- 11 Relativamente all'implementazione *monociclo* della CPU della macchina MIPS senza pipeline (viene fornito lo schema), evidenziare il percorso dei dati relativo ad una istruzione *sw* (o *altrci*), ed assegnare i corretti valori a tutte le linee di controllo (per alcune linee il valore può essere scelto casualmente perché influente).
- 11 Relativamente all'implementazione *multiciclo* della CPU della macchina MIPS senza pipeline (viene fornito lo schema), descrivere in dettaglio l'esecuzione della *lw* (o *altrci*), fornendo i valori delle linee di controllo necessari all'esecuzione di *ogni* passo.
- 11 Con riferimento alla implementazione *multiciclo* della CPU della macchina MIPS senza pipeline, definire il concetto di *microprogramma*.
- 11 Vedi esercizio sulle prestazioni risolto

L. Tarantino - a.a. 2002/2003

Esercizi e domande sul sistema di memoria

- 11 Vedi esercizio sulla cache risolto
- 11 Fornire e discutere lo schema architetturale di una cache set-associativa a due vie
- 11 Si supponga di avere blocchi da 4 parole e una *memoria interleaved* con 2 banchi. Determinare la penalizzazione di fallimento in caso di:
 - *invio indirizzo* 1 ciclo
 - *accesso* 8 cicli
 - *invio parola* 1 ciclo
- 11 Fornire una formulazione dettagliata del tempo di CPU relativo all'utente in una macchina con un livello di cache, *discutendo in particolare gli aspetti architetturali che incidono sul valore delle varie componenti e le interdipendenze tra tali componenti.*
- 11 Discutere la struttura della *tabella delle pagine*, spiegarne l'utilizzo, e descrivere l'uso congiunto di TLB e tabella delle pagine
- 11 Discutere le trasformazioni subite dall'indirizzo generato dalla CPU in un sistema di memoria comprendente sia cache che memoria virtuale

L. Tarantino - a.a. 2002/2003

Esercizi e domande sulla pipeline

- 11 Vedi esercizio sulle prestazioni
- 11 Discutere mediante esempi le criticità sui dati e le soluzioni mirate alla riduzione degli stalli
- 11 Discutere mediante esempi le criticità sul controllo e le soluzioni mirate alla riduzione degli stalli
- 11 Descrivere le caratteristiche generali del funzionamento della *pipeline dinamica* (facendo anche riferimento a processori reali che adottano tale tecnica)
- 11 Descrivere in linea generale il funzionamento dell'unità di controllo di una macchina con pipeline