

Esercizio sulla cache

Si consideri una memoria gerarchica comprendente un livello di cache e la memoria principale, con le seguenti caratteristiche:

- indirizzo da 16 bit
- blocchi da 8 parole
- cache ad indirizzamento diretto da 8 KB
- strategia di scrittura di tipo write back

Ipotizzando che la CPU richieda la parola di indirizzo

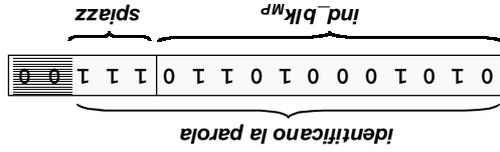
1 0 1 0 0 0 1 0 1 1 0 1 1 0 0

si mostri come viene utilizzato l'indirizzo per gestire gli accessi in cache

Che differenze ci sarebbero nel trattamento dell'indirizzo se la cache fosse set-associativa a due vie?

Soluzione (1)

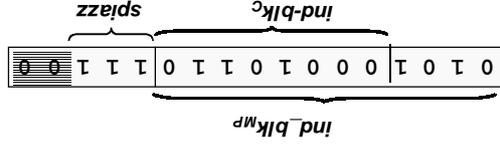
Blocchi da 8 parole → 3 bit per lo spazamento



Determiniamo $NBLK_C$

$$NBLK_C = DIM_CACHE / DIM_BLK$$

$$NBLK_C = 8\text{ KB} / 8^4\text{ Byte} = 8 * 2^{10}\text{ Byte} / 32\text{ Byte} = 2^{13} / 2^5 = 2^8$$



Soluzione (3)

In una cache set associativa vale la seguente relazione:

$$IND_SET^c = IND_BLK^{np} \bmod NSET^c$$

Se $NSET^c$ è una potenza di 2 prendo i $lg_2 NSET^c$ bit meno significativi di IND_BLK^{np}

$NSET^c = NBLK^c / NVIE = DIM_CACHE / (DIM_BLK * NVIE)$

$NSET^c = 8 \text{ KB} / (8 * 4 \text{ Byte} * 2) = 8 * 2^{10} / 64 = 2^{13} / 2^6 = 2^7$

L'indice del set viene usato per individuare un set. La parola viene cercata contemporaneamente nelle due vie (praticamente si duplica il circuito della cache ad indirizzamento diretto)

L. Tarantino - a.a. 2002/2003

Soluzione (2)

Attenzione: la cache ha 28 blocchi e non 4 (.....)

L. Tarantino - a.a. 2002/2003